

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 2 1		H 0 1 L 21/60	3 2 1 Z
	3 1 1			3 1 1 S
21/321			21/92	6 2 1 Z

審査請求 未請求 請求項の数9 F D (全 7 頁)

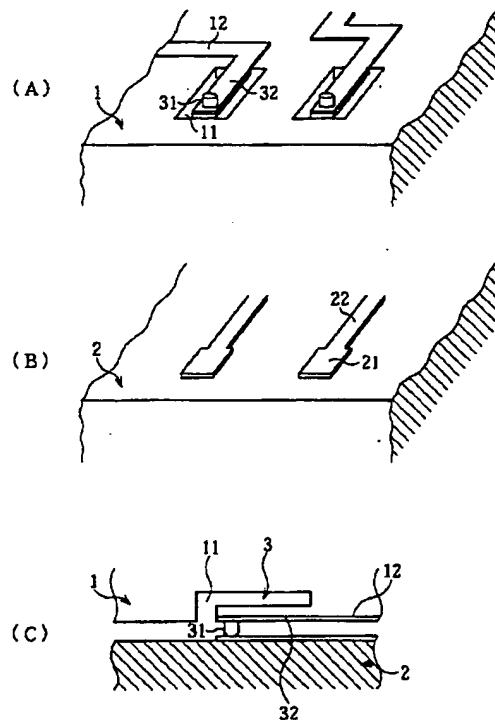
(21) 出願番号	特願平7-196175	(71) 出願人	590000400 ヒューレット・パッカード・カンパニー アメリカ合衆国カリフォルニア州パロアル ト ハノーバー・ストリート 3000
(22) 出願日	平成7年(1995) 7月7日	(72) 発明者	上野 俊明 神奈川県川崎市高津区坂戸3丁目2番2号 ヒューレット・パッカードラボラトリー ズジャパンインク内
		(72) 発明者	斉藤 光親 神奈川県川崎市高津区坂戸3丁目2番2号 ヒューレット・パッカードラボラトリー ズジャパンインク内
		(74) 代理人	弁理士 久保田 千賀志 (外1名)

(54) 【発明の名称】 回路部材の電気接続構造

(57) 【要約】

【課題】 例えば半導体チップ等の回路部材を回路基板等の他の回路部材に半田付けを用いずに接続でき、またMCM等の製造過程において、不良回路部材の交換を容易に行うことができる回路基板の接続構造を提供する。

【解決手段】 対向して配置された半導体チップ1と回路基板2とを電気接続するための電気接続構造であって、半導体チップ1の、回路基板2との対向部に、片もち梁3が少なくとも1つ形成され、片もち梁3の先端に、回路基板2に向けて、半導体チップ1の信号線に接続された導電性針31が少なくとも1つ形成され、回路基板2の前記導電性針に対応する部位に、回路基板2の信号線に接続された端子パッド21が形成され、半導体チップ1と回路基板2とは、相対移動しないように固着手段7により一体化され、導電性針31の先端と端子パッド21とは、片もち梁3の撓み応力により押圧接触される、ことを特徴とする。



【特許請求の範囲】

【請求項1】 対向して配置された回路部材を電気接続するための電気接続構造であって、

一方の回路部材の、他方の回路部材との対向部に、片もち梁が少なくとも1つ形成され、

前記片もち梁の先端に、前記他方の回路部材に向けて、前記一方の回路部材の信号線に接続された導電性針が少なくとも1つ形成され、

前記他方の回路部材の前記導電性針に対応する部位に、前記他方の回路部材の信号線に接続された端子パッドが形成され、

前記一方の回路部材と他方の回路部材とは、相対移動しないように固着手段により一体化され、前記導電性針の先端と前記端子パッドとは、前記片もち梁の撓み応力により押圧接触される、ことを特徴とする電気接続構造。

【請求項2】 前記一方の回路部材が半導体チップ、前記他方の回路部材が回路基板であり、前記半導体チップの複数個が、前記回路基板に電気接続されたことを特徴とする請求項1に記載の電気接続構造。

【請求項3】 前記片もち梁に撓み応力を与えるための静電駆動用電極が、前記片もち梁、及び前記両回路部材の双方又は何れか一方に設けられたことを特徴とする請求項1又は2に記載の電気接続構造。

【請求項4】 前記静電駆動用電極に印加される電圧の大きさに応じて、前記導電性針と前記端子パッドとの押圧接触力が変化することを特徴とする請求項3に記載の電気接続構造。

【請求項5】 前記静電駆動用電極に印加される電圧の大きさに応じて、前記導電性針と前記端子パッドとが、接触又は非接触の2つの状態を持つことを特徴とする請求項3に記載の電気接続構造。

【請求項6】 前記一方の回路部材の基材にシリコン単結晶を用い、前記片もち梁がシリコンマイクロマシン加工によって形成されたことを特徴とする前記請求項1～5に記載の電気接続構造。

【請求項7】 1つの片もち梁に形成された複数の導電性針が、1つの端子パッドに接触し、又は2つ以上の片もち梁に形成された複数の導電性針が、1つの端子パッドに接触することを特徴とする請求項1～6に記載の電気接続構造。

【請求項8】 前記両回路部材の双方又は何れか一方に、前記一方の回路部材と前記他方の回路部材との間隔を規定するための凸部又は凹部が設けられたことを特徴とする前記請求項1～7に記載の電気接続構造。

【請求項9】 前記一方の回路部材と前記他方の回路部材とが、脱着できることを特徴とする請求項1～8に記載の電気接続構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、微細かつ狭ピッチの電氣的接続端子を有する回路部材（半導体集積回路、回路基板等）相互間の接続部に簡易に適用され、特に多端子高密度の半導体チップ相互間の電氣的接続、多端子高密度の半導体チップとチップ以外の回路基板との電氣的接続等に好適な、半田付けを用いない回路部材の接続構造に関する。

【0002】

【技術背景】 近年の半導体技術の進歩は目ざましく、回路部材の集積度及び入出力（I/O）ポートのピン数は年々増加する傾向にある。ことに近年では、複数の半導体チップを回路基板上に実装したマルチチップモジュール（以下、「MCM」と称す）の開発も進んでいる。このMCMの採用により、実装密度を向上して回路の小型化を実現すること、配線距離を短縮して回路動作の高速化を図ること等が可能となる。

【0003】 従来、MCMは、図6に示すように、多層の配線層を有する厚膜セラミックスやシリコン基材（サブストレート）等から成る回路基板92上に複数の半導体チップ91が搭載されて構成される。特に、I/Oポート数が多い場合、回路基板92と半導体チップ91との電気接続及び物理接続は、微小な半田ボールからなる半田バンプ93を介して行なわれる。MCMの電氣的試験は、通常、回路基板92と半導体チップ91とを接続した後に行われる。この試験では、回路基板92と半導体チップ91との接触不良、半導体チップ91自体の回路不良等が検査される。試験をパスしたMCMについて、封止94により気密封じがなされる。回路基板92と図示しないプリント印刷回路との間での、種々の信号（データ信号の他、電源信号及びグランド電位等の信号）の授受はピン95を介して行われる（Thin Film Multichip Module; The International Society for Hybrid Microelectronics, 1992年、363～390頁参照）。

【0004】 従来、上記の半導体チップ91と回路基板92とを接続するための半田バンプ93は、予め半導体チップ91の端子パッド96上又は回路基板92の端子パッド97上に形成される。この後、半導体バンプ93を回路基板92上の端子パッド97に接触させた状態で、該半田バンプ93を加熱・溶融する。これにより、図7に示すような接続構造が形成される。

【0005】 従来、以上のような構造を有するMCMでは、以下のような幾つかの製造及び試験上の困難を伴っていた。

(1) MCMの製造に際しては、半導体チップ91の端子パッド96上又は回路基板92の端子パッド97上に予め均一な大きさの半田バンプ93をもれなく形成する必要があり、このために特別なプロセスと装置とを必要としていた。

【0006】(2) 通常、MCMでは、半導体チップ91の回路基板92への実装に際しては、該半導体チップ91の表面(底面)に形成されたパターンが回路基板92の表面に対向する、いわゆるフリップチップ実装の形態をとる。このために、半田バンプ93の熔融後に半田付けが正常に行われているか否か、あるいは半導体チップ91が良好に動作するか否かの電気的試験を行うことは、極めて困難であった。更に、試験によって半田付けの不良箇所が判明したとしても、特定の不良箇所を修理することとは容易ではなかった。

【0007】(3) 半田バンプ93によって半導体チップ91と回路基板92とは電気的な接続だけでなく機械的にも強固に接続される。半導体チップ91と回路基板92とに熱膨張係数の相違がある場合には、半田付けに伴う温度上昇によって、接続後の半田バンプ93に応力を生じ、接合部の機械的、電気的接続が劣化する等の問題点があった。

【0008】(4) MCMの製造過程における試験において、特定の半導体チップ91に電気的不良が見つかったとしても、この不良の半導体チップ91と回路基板92との接合部を加熱して再度半田を熔融して交換することも困難であった。

【0009】

【発明の目的】本発明は、上記のような問題点に鑑みてなされたものであり、その一つの目的は、例えば半導体チップ等の回路部材を回路基板等の他の回路部材に半田付けを用いずに接続できる接続構造を提供することである。また、本発明の他の目的は、MCM等の製造過程において、不良回路部材の交換を容易に行うことができる回路基板の接続構造を提供することにある。

【0010】

【発明の概要】本発明の回路部材の接続構造は、対向配置された回路部材を電気的に接続するための電気接続構造であり、基本的に以下の要件を具備している。

(1) 一方の回路部材の他方の回路部材との対向面に、片もち梁が少なくとも1つ形成されること。

(2) 前記片もち梁の先端に、前記他方の回路部材に向けて導電性針が少なくとも1つ形成され、該導電性針は前記片もち梁に形成された配線を介して前記一方の回路部材の信号線に接続されること。

(3) 前記他方の回路部材の前記導電性針に対応する部位に、端子パッドが形成され、該端子パッドは前記他方の回路部材の信号線に接続されること。

(4) 前記一方の回路部材と他方の回路部材とは、相対移動しないように固着手段により一体化されていること。

(5) 前記導電性針の先端と前記端子パッドとは、前記片もち梁の撓み応力により押圧接触されること。

【0011】本発明において、回路部材には、シリコン基材、回路基板(配線基板)、回路ボード、半導体チッ

プ、抵抗装置、コンデンサ等の種々の部材が含まれる。また、本発明には、1つの回路部材と1つの回路部材とが接続される態様は勿論、MCMのように1つの回路部材(シリコン基材)に複数の回路部材(半導体チップ)が接続される態様が含まれる。なお、片もち梁の接点に塵等が付着したり、導電性針の先端が摩耗したりする場合もあり得る。このような場合の部品交換を考慮し、MCMのように1つの回路部材に複数の回路部材が接続される場合、回路ボードに半導体チップを接続する場合等においては、半導体チップ側に片もち梁を形成する(即ち、半導体チップを「一方の回路部材」とする)ことが好ましい。

【0012】本明細書では、説明の便宜上、片もち梁が形成される回路部材を「一方の回路部材」、端子パッドが形成される回路部材を「他方の回路部材」と称しているが、1つの回路部材に、片もち梁と端子パッドとを形成した場合には、該回路部材は「一方の回路部材」ともなるし「他方の回路部材」ともなる。

【0013】片もち梁は、先端の導電性針と、端子パッドとの良好な電気接触を得るために、例えばシリコン等、適当な弾性を有する材料により形成することが好ましい。このため、片もち梁が形成される「一方の回路部材」の基材としてシリコン単結晶を用いることが好ましい。

【0014】本発明では、片もち梁を撓ませるために、静電駆動用電極を前記片もち梁、及び前記両回路部材の双方又は何れか一方にそれぞれ設けることができる。この場合、静電駆動用の電極に印加する電圧の大きさを变化させ、前記導電性針と前記接触端子面との押圧力を变化させることもできる。これにより、各端子の接触押圧力のバラツキが防止される。また、静電駆動用の電極に印加する電圧の大きさに応じ、前記導電性針と前記端子パッドとが、接触又は非接触の2つの状態を持つようにもできる。これにより、回路の試験に際して、スイッチを用いることなく試験信号の断続を行うことができる。

【0015】更に、1つの片もち梁に形成された複数の導電性針が1つの端子パッドに接触し、又は2つ以上の片もち梁に形成された複数の導電性針が1つの端子パッドに接触するようにもできる。この場合には、1つの端子パッドに流れる電流は、複数の岐路に分かれるので、導電性針の過電流による損傷等が防止される。

【0016】また、本発明では前記両回路部材の双方又は何れか一方に、両回路部材間の間隔を規定するための凸部又は凹部を設けることができる。これらの凸部又は凹部は、両部材の対向面に沿った方向の位置決めに用いることもできる。

【0017】更に、本発明では、前記両回路部材が、脱着できるようにもできる。たとえば、本発明をMCMの製造に応用した場合において、製造過程における不良な半導体チップの交換が極めて容易である。すなわち、M

CMの製造過程において、全ての半導体チップを仮搭載した状態で電気的特性の試験を行う。そして、不良な半導体チップを適宜交換し、モジュール全体の動作が確認された後に不良でない半導体チップのみをモジュールに接着剤等により固着することができる。これにより、不良半導体チップの交換が容易にできる他、これに伴う試験及び製造に係るコストを大幅に低減できる。

【0018】本発明では、「一方の回路部材」と「他方の回路部材」とを押圧すると、「一方の回路部材」に形成された片もち梁の先端の導電性針が、「他方の回路部材」に形成された端子パッドに押圧接触する。これにより、加熱を伴うことなく、両回路部材間の電気接続が得られる。このため、本発明の接続構造は、耐熱性の低い半導体デバイス、例えばCCD撮像デバイス等の接続に好適である。

【0019】また、従来、接触端子同士が半田バンプにより機械的に強固に結合されるために、温度変化に伴う結合部分に生ずる応力を低減するために両者の熱膨張係数を接近させる必要があり、これが基材を選定する上での隘路となっていた。本発明では、両回路部材が接着剤等により固着された場合において、回路動作に伴う発熱等により、「一方の回路部材」と「他方の回路部材」とが相対的に微動した場合であっても、導電性針が端子パッドの表面に沿って接触した状態で摺動できるので、「一方の回路部材」の基材と「他方の回路部材」の基材との熱膨張係数を必ずしも一致させる必要は無い。このため、本発明は熱膨張係数が異なる種々の基材に対して広範に適用でき、接続部分の信頼性を向上できる。また、更に導電性針が端子パッドの表面を摺動できる特徴を積極的に生かし、基板と半導体チップが水平方向に互いに移動する部分を有する場合の接続に対しても適用することができる。

【0020】なお、片もち梁は、近年のシリコンマイクロマシン技術を用いることで、従来の回路部品を形成する半導体プロセスと同様に、同一のシリコン基材上に数十 μm 以下の片もち梁等の機械部品を多数個形成できる。このために、今後の半導体チップのI/Oポート数の増大や端子パッドの微細かつ狭ピッチ化に対しても、上記従来例の半田バンプを用いた接続技術に比べて対応が容易である。

【0021】

【実施例】以下に本発明に好適な実施例を図を用いて順に説明する。図1(A)～(C)は、本発明の第1の実施例を示す図であり、「一方の回路部材」が半導体チップであり、「他方の回路部材」が回路基板である場合を示している。図1において、(A)は半導体チップ1の表面を、(B)は回路基板2の表面をそれぞれ部分的に拡大して示し、(C)は半導体チップ1と回路基板2とが対向するように半導体チップ1と回路基板2とが一体化された様子を部分的に拡大して示している。

【0022】図1(A)、(C)に示すように、半導体チップ1の表面には複数の溝11が形成され、各溝11部分には片もち梁3がそれぞれ形成されている、各片もち梁3の先端には、回路基板2に向けて導電性針31が形成されている。この導電性針31は、片もち梁3に形成された配線32を介して回路部材の表面の信号線12に接続されている。片もち梁3は、半導体チップ1の表面に垂直な方向に弾性を有している。本実施例では、半導体チップ1はシリコン基材により形成されており、したがって片もち梁3もシリコン単結晶により形成されている。シリコン単結晶は、良好な弾性特性を示すので、梁の長さ、厚み、幅を変えることで梁のバネ定数を所望の値に設定することができる。また、導電性針31と後述する端子パッド21との間に作用する押圧力を任意に設定できる。なお、詳細は省略するが、このような片もち梁3はシリコンマイクロマシン技術等によって形成することができる。

【0023】図1(B)、(C)に示すように、回路基板2の表面の、導電性針31に対応する部位には、前述した端子パッド21が形成されている。この端子パッド21は回路基板2の信号線22に接続されている。

【0024】導電性針31や端子パッド21の材料として、金、白金等の酸化しにくい金属を用いることが好ましい。これにより、金属表面の酸化絶縁膜の形成等による接触抵抗の増大あるいは接触不良の影響を極力受けないようにすることができる。

【0025】図1(C)に示したように、導電性針31は回路基板2上の端子パッド21に対してを押圧接触される構成となるので、回路基板2上の信号線22と半導体チップ1上の信号線12とは、導電性針31、配線32並びに端子パッド21を介して、電気的に良好に接続される。

【0026】なお、図1(A)～(C)では、シリコン単結晶基材を基材とする半導体チップ1に片もち梁3を形成した例を示したが、回路基板2をシリコン単結晶基材により形成することもできる。この場合には、回路基板2に片もち梁を形成し、これに対応する端子パッドを半導体チップ1に形成することで、図1(A)～(C)において説明した接続構造と同様の作用効果が得られる。

【0027】図1(A)、(C)に示したような、先端に針を有する片もち梁は、微小なものが走査型トンネル顕微鏡(STM)や走査型原子間力顕微鏡(AFM)等の技術分野において用いられている。シリコンマイクロマシン技術を用いることで、単一のシリコン基材上に一度に100 μm 以下の大きさの梁を数十 μm 以下のピッチで均一に形成することが可能である。このため、現在市販されるLSI等の端子パッドの大きさが100 μm 、ピッチが200 μm 程度であることを考えると、本発明の接続構造は、より高密度のI/Oポートを有する

LSIの接続に有利である。

【0028】また、更に従来の直径数十 μm 程度の半田バンプを用いる接続では、バンプの直径にばらつきがあると接続不良が発生する可能性があったが、本発明の接続構造によれば、導電性針31の高さや片もち梁3の形状のばらつきは、片もち梁3の弾性によって吸収されるために、接続不良を生じにくい。

【0029】図2は、図1(A)～(C)に示した電気接続構造をより具体的に示す説明図である。同図において、半導体チップ1の端子パッド21が形成された側の面には電子回路部13が形成されている。また、半導体チップ1の表面には、間隙形成用の凸部を4aが形成されている。図2では、凸部4aは、半導体チップ1の角部に設けたが、例えば、半導体チップ1の対向辺部に互り設けることもできるし、半導体チップ1の周囲全体に互り、更に、半導体チップ1の下面に互り設けることもできる。また、この凸部4aは、回路基板2側に設けることもできるし、半導体チップ1及び回路基板2の双方に設けることもできる。図2では、回路基板2表面の凸部4aの対向部位に、該対向面沿った方向の位置決めを行うための凸部4bが設けられている。ここで、半導体チップ1の間隙形成用の凸部4aを、位置決めに用いることもできる。電子回路部12は、片もち梁3先端の導電性針31、端子パッド21を介して他の電子回路部、あるいは半導体チップ1や回路基板2に形成された回路以外の回路と信号の授受を行うことができる。

【0030】図2では、半導体チップ1の周囲に列状に片もち梁3を形成した場合を示したが、片もち梁3の配置はこれに限定されず、例えば半導体チップ1の対向する2つの辺にのみ片もち梁3を形成したり、半導体チップ1の表面全体に片もち梁3を形成したりすることもできる。また、片もち梁3は、列状、格子状に限らず多様な配置とすることができる。

【0031】以上の例では、単一の端子パッド21に対して、単一の導電性針31が接触する場合を説明したが、例えば電源系やグランド系のように大きな電流を必要とする信号については、片もち梁3の先端に複数の導電性針31を設けたり、これを1つの端子パッド21に同時に接触させ、あるいは2つ以上の片もち梁3に形成された複数の導電性針31を1つの端子パッド21に同時に接触させることができる。このように、接触箇所を増やすことにより、導電性針31に過大な電流が流れることを防止し、導電性針31や端子パッド21の損傷を防止することができる。

【0032】また、信号系(電源系やグランド系を除く)の接続については、接触抵抗の影響を低減した回路を設けることもできる。例えば、導電性針31側に高入力インピーダンスを有する緩衝増幅器を、端子パッド21側に低出力インピーダンスを有する緩衝増幅器をそれぞれ設けることで、導電性針31と端子パッド21との

接続部に流れる電流を低減することが可能となる。これにより、該接続部における接触抵抗に伴う伝送信号の損失や、接触抵抗のばらつきに伴う信号振幅の変動を受けにくい電気接続構造を実現できる。

【0033】図3は本発明の第2の実施例の説明図である。図3の半導体チップ1は、溝11の底部に片もち梁3の静電駆動用の吸引電極61を備えている。この吸引電極61と、片もち梁3の裏面に形成された静電駆動用電極62との間に電圧を印加することで、両電極間に静電力が生じ、片もち梁31は吸引電極61側に吸引されて弾性変形する。これにより、導電性針31と端子パッド21との間に作用する力を電氣的に制御することが可能となる。

【0034】従来、複数の接続部分を有する半導体チップ1と回路基板2との電氣的接続部分では、両者の対向部表面の平行度や平坦度が悪いと、あるいは導電性針31の高さの不均一等に起因する押圧接触力にばらつきがあると、信号レベルが不均一となる等の不都合が生じる。これに対して、図3に示した実施例の電気接続構造を採用した場合には、半導体チップ1と回路基板2との間の押圧接触力のばらつきを、モジュールの外部から電氣的に可変とする(図3の場合は、押圧接触力を弱める)ことが可能となり、上記した従来の不都合を回避できる。また、更にはモジュールの外部から積極的に接続部分を任意に開閉するスイッチ動作を行わせることも可能であり、モジュールの製造後に不要な箇所の信号を遮断或いは接続することもできる。これにより、例えば、MCM等の工場出荷前或いは、MCMを電子機器等に実装した後(実使用後)の該MCMの動作チェック等に際し、別途のスイッチを用いることなく、一つ(或いは一群の)半導体チップ、あるいは一つの端子(或いは一群の)端子ごとにオン・オフを行うこともできる。特に、上記のような動作チェックに際しては、試験する側の装置には、スイッチが必要とされない(或いは、スイッチ数を激減できる)ので、試験する側の装置自体の小型化、省資源化、低価格化を図ることができる。

【0035】図4は本発明の第3の実施例の説明図である。図4では、静電駆動用の吸引電極63が回路基板2側に設けられている点で、図3とは異なっている。吸引電極63と、片もち梁3表面に形成された静電駆動用の電極64との間に印加する電圧を変化させることによって、図3の場合と同様に片もち梁3を回路基板2側に吸引することができる。なお、図4では、導電性針31に接続される配線32の図示は省略して示してある。図4の例では、吸引電極63を回路基板2側に設けたので、半導体チップ1側には電極64に制御信号を供給するための電極端子が不要となる。

【0036】なお、MCMの場合には、図5に示すように、半導体チップ1を回路基板2の表面に固定しても良い。図5では半導体チップ1の周辺にエポキシ系あるい

はシリコン系接着剤7を用い、半導体チップ1と回路基板2とを押圧した状態で硬化させている。これにより、半導体チップ1の底面に電子回路部13が形成される場合には、該電子回路部13の気密性を保つことができる。

【0037】

【発明の効果】本発明には、以下の効果がある。

(1) 回路部材同士、特に微細かつ狭ピッチの端子を持つ回路部材同士を、半田付けを用いることなく接続することができる。

(2) 半田付けによる加熱を伴わないために、CCD撮像デバイス等、耐熱性の低い半導体デバイスの接続に好適である。

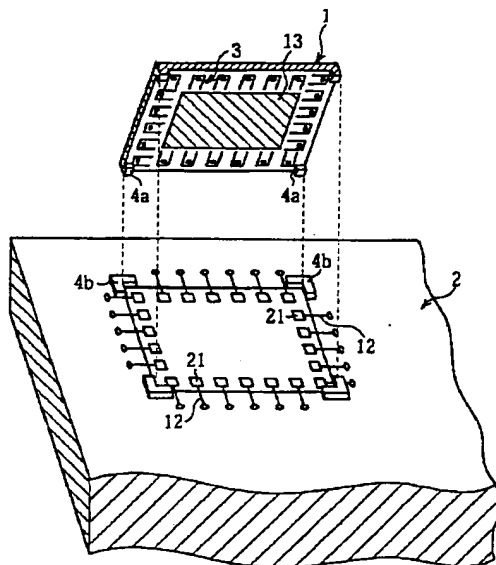
(3) 導電性針が端子パッドの表面に沿って接触した状態で摺動できるので、一方の回路部材の基材と他方の回路部材の基材との熱膨張係数を必ずしも一致させる必要は無い。従って、種々の基材に対して広範に適用でき、接続部分の信頼性を向上できる。更に、両回路部材が接着剤等により固着された場合において、回路動作に伴う発熱等により、一方の回路部材と他方の回路部材とが相

対的に微動した場合であっても、熱に起因する接合部の機械的、電気的接続が劣化する等の問題は生じない。

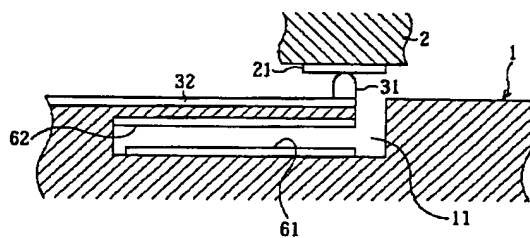
(4) 本発明では、一方の回路部材と他方の回路部材との一時的な電気的接続を得ることもできる。これにより、例えば、MCMの製造に際しては、不良な半導体チップのみの交換が容易となるので歩留りが飛躍的に向上する。また、回路基板からのチップ脱着が容易であるので、不良箇所の特定制が極めて迅速に行えるようになる等、試験コストをも大幅に低減することができる。

【図面の簡単な説明】

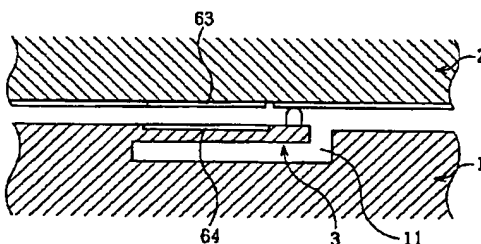
【図2】



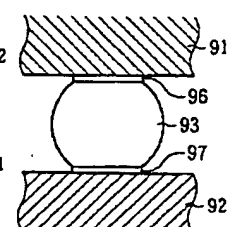
【図3】



【図4】



【図7】



【図1】本発明の第1の実施例の説明図であり、(A)は半導体チップの拡大図、(B)は回路基板の拡大図、(C)は半導体チップと回路基板とを一体化した状態を示す拡大断面図である。

【図2】複数の接続部分を有する半導体チップと回路基板の接続例を説明する図である。

【図3】本発明の第2の実施例を説明する図である。

【図4】本発明の第3の実施例を説明する図である。

【図5】本発明の半導体チップと基板との固着手段を示す図である。

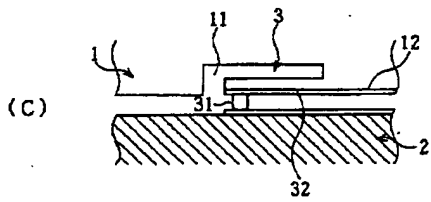
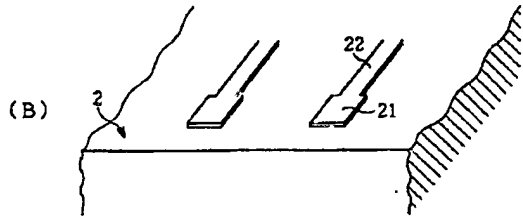
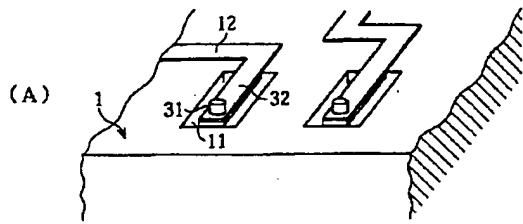
【図6】従来技術によるMCMにおける半導体チップと基板との接続技術を説明する図である。

【図7】従来技術による半田バンプを用いた接続技術を説明する図である。

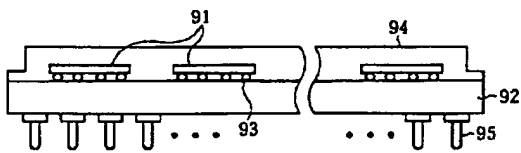
【符号の説明】

- 1 半導体チップ
- 11 溝
- 12 信号線
- 13 電子回路部
- 2 回路基板
- 21 端子パッド
- 22 信号線
- 3 片もち梁
- 31 導電性針
- 32 配線
- 4a, 4b 凸部
- 61, 63 吸引電極
- 62, 64 静電駆動用電極
- 7 接着剤

【図1】



【図6】



【図5】

